



平成11年12月9日

日本電信電話株式会社

**10万分の1の消費電力で動作する「単電子トランジスタ」で
コンピュータ基本回路を実現**
—究極の省エネコンピュータの実現に向けて—

NTTは、消費電力が従来比約10万分の1の究極の低消費電力素子「単電子トランジスタ(*1)」を集積化する技術を開発し、単電子トランジスタを組み合わせたコンピュータの基本回路の試作に世界で初めて成功しました。単電子トランジスタは、文字通り電子1個単位で動作することのできる素子で、今回、これを2個並べたインバータ回路の試作に成功しました。この回路は消費電力が従来比約10万分の1であることに加え、サイズについても従来の100分の1以下の大きさを実現しました。これにより、高度な機能と圧倒的な省エネ性を兼ね備えた次世代の通信機器やモバイルツール、パソコンなどの開発に大きな可能性を開きました。

<開発の背景>

近年の集積回路のめざましい発展により、パソコンや携帯端末など高度な情報処理機能を持つさまざまな機器が広く一般に普及してきました。しかし、扱う情報が大量になることに伴って、機器内の電力消費の増大が大きな問題になってきています。地球環境や資源を考慮した省エネルギーの観点からも、また、バッテリーによる一層の長時間使用を可能にするためにも、低消費電力な集積回路の実現が求められていました。

<技術の概要>

従来のトランジスタでは、電流のオン・オフを制御するのに約10万個の電子を必要とします。これに対して単電子トランジスタでは、入力端子の電子数を1個変化させるだけで電流のオン・オフを切り替えることができます。つまり切替え動作に必要な消費電力が10万分の1に低減できるわけです。

この単電子トランジスタを実現するには、電子を1個単位で扱える極めて微小な電極構造の作製技術が要求されます。そこでNTTでは、1994年にパターン依存酸化法(PADOX法=パドックス法：Pattern-Dependent Oxidation)という手法を考案し、シリコンで単電子トランジスタを作るための基本技術を開発しました。

今回は、このPADOX法に改良を加えてV-PADOX法(ブイパドックス法=Vertical PADOXの略)という、簡単かつ制御性に優れた画期的手法を開発しました。これにより、従来型トランジスタを用いた回路の100分の1以下のサイズに単電子トランジスタ2個を搭載した極小のインバータ回路(*2)を作製し、動作させることに成功しました。この回路はコンピュータの基本演算回路であり、これを組み合わせることにより、あらゆる論理演算回路を構築することが可能となります。

なお、今回の研究成果は、本年12月に米国ワシントンで開催される電子素子に関する最も権威ある国際会議「IEDM(International Electron Devices Meeting)」において、NTT物性科学基礎研究所の小野行徳主任研究員によって発表されます。

＜今後の予定＞

NTTではV-PADOX法の改良に取り組みつつ、これを用いて、より高度な機能を実現する集積回路の開発を進めていく予定です。

＜主な特徴＞

(1) 極めて省スペースかつ省電力な回路を実現

V-PADOX法を用いることにより、極めて小さなスペースに2個のトランジスタを隣接して同時作製し、中核部分で0.1×0.2ミクロン、電気的接続部分を含めても1.5ミクロン角という超小型のインバータ回路を実現しました。この中核部分は従来型インバータ回路の実に100分の1以下の大きさです。さらに、単電子で動作するので消費電力は従来の約10万分の1という超省エネルギーです。

(2) 従来と同様の手順で作成可能

今回、作製に成功した回路の単電子トランジスタは、従来型トランジスタと動作の原理は大きく異なりますが、素材は全く同じシリコンです。しかも、V-PADOX法では、作製手順も従来と基本的に同じです。これは、既

存の集積回路作製技術がそのまま利用できることを意味しています。また、単電子トランジスタを利用した集積回路と従来型の集積回路を同じシリコン基板の上に同時に作り込み、それぞれの得意な機能を活かして使うことも可能になります。

<技術的ポイント>

(1) 簡単かつ制御性に優れた作製手法

インバータを実現するためには、特性のそろった2個のトランジスタを作製する必要があります。NTTでは、これを新開発のV-PADOX法により実現しています。この手法では、シリコンに浅い溝を形成して酸素雰囲気中で温度を高めて酸化することにより、自動的に単電子トランジスタが絶縁体に埋め込まれて作製されます。NTTでは、平面構造のシリコンを酸化させるPADOX法をすでに開発していましたが、V-PADOX法は同様の化学反応を3次元構造のシリコンに適用したものです。作製手法は非常に単純ですから、作業は簡単で制御性にも優れています。

(2) 設計自由度が高く効率のよい回路を実現

V-PADOX法では、トランジスタを連結して作製する場合、シリコン表面の溝の形を変えるだけで自由に連結構成を設計でき、小さな面積に多数のトランジスタを効率よく詰め込んで作製することが可能です。余分な工程を必要とせず、トランジスタと配線を同時に、かつコンパクトに形成できるこの手法は、集積回路の作製に非常に適したものです。

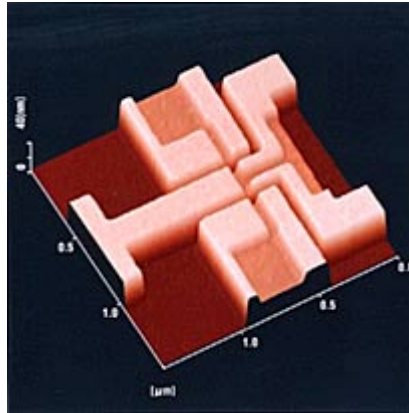
<用語解説>

*1：単電子トランジスタ

電子1個を操ることができる究極の省エネルギー素子。制御用電極の電子数を1個変化させるだけで、電流の流れをオン・オフすることができる。これを実現するためには、2つの電極の間に電子の入れ物となる10ナノメートル（1億分の1メートル）程度の“シリコン島”を設けるなど、非常に高度な設計・作製技術が要求される。

*2：インバータ

コンピュータの最も基本的な回路で、出力が入力の反対になる回路。すなわち入力が「1」のときに出力が「0」、入力が「0」のときに出力が「1」となる性質を持ち、トランジスタ2個を接続して構成される。この接続条件を変えてトランジスタを連結することで、あらゆる論理演算回路が構成できる。



単電子トランジスタによるインバータ回路

<本件に関するお問い合わせ先>

NTT先端技術総合研究所

企画部 真鍋、活田、佐々木

Tel: (046) 240 5152, Fax: (046) 270 2365

E-mail: st-josen@tamail.rdc.ntt.co.jp



[NTT NEWS RELEASE](#)